

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-115112

(43)Date of publication of application : 02.05.1995

(51)Int.Cl.

H01L 21/66

H01L 23/12

(21)Application number : 05-260860

(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 19.10.1993

(72)Inventor : MIYAJIMA YASUSHI

FUNADA MASAO

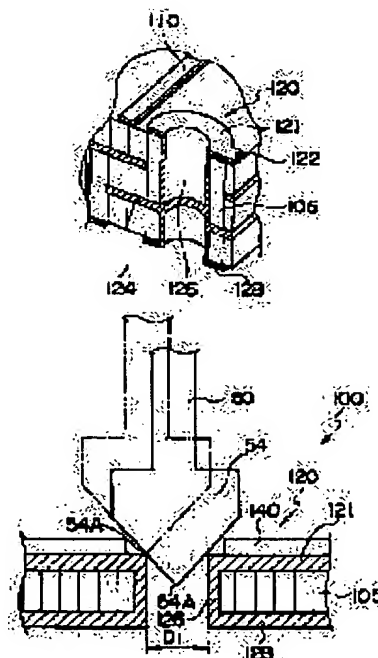
ARAKI MASAOKI

(54) ELECTRONIC CIRCUIT MOUNTED BODY

(57)Abstract:

PURPOSE: To obtain an electronic circuit mounted body requiring no wiring measuring pad to be provided separately.

CONSTITUTION: A surface wiring and a through hole 120 are provided on a wiring substrate 5. The outer surface wiring and the inner surface wiring are connected by the through hole 120 through the intermediary of a land 121, and the outer surface wiring is connected to a coaxial connector terminal. The inside diameter DI of the through hole is formed twice or more of the tolerance size of the positioning accuracy when measuring a contact probe 50 and the through hole. Accordingly, when the contact probe 50 is pressed to the through hole 120, a head 54 is self-matched, and it is brought into contact with the through hole completely.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-115112

(43) 公開日 平成7年(1995)5月2日

(51) Int.Cl.⁶

H 0 1 L 21/66
23/12

識別記号

庁内整理番号

E 7630-4M

F I

技術表示箇所

H 0 1 L 23/ 12

N
Q

審査請求 未請求 請求項の数3 O L (全 4 頁)

(21) 出願番号 特願平5-260860

(22) 出願日 平成5年(1993)10月19日

(71) 出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂三丁目3番5号

(72) 発明者 宮島 靖

神奈川県海老名市本郷2274番地 富士ゼロックス株式会社内

(72) 発明者 舟田 雅夫

神奈川県海老名市本郷2274番地 富士ゼロックス株式会社内

(72) 発明者 荒木 雅昭

神奈川県海老名市本郷2274番地 富士ゼロックス株式会社内

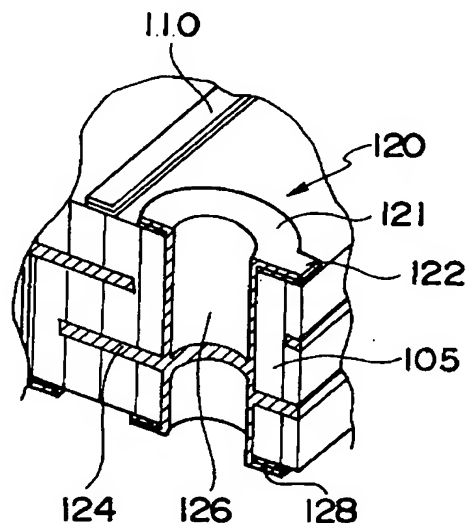
(74) 代理人 弁理士 住吉 多喜男 (外2名)

(54) 【発明の名称】 電子回路実装体

(57) 【要約】

【目的】 配線の測定用パッドを別体として必要としない電子回路実装体を得る。

【構成】 電子回路実装体100は、配線基板105上に表面配線やスルーホール120を有する。スルーホール120は、ランド121を介して他の表面配線と内面配線とを接続し、表面配線は同軸コネクタ用端子に接続される。スルーホール120の内径寸法D1をコンタクトプローブ50とスルーホール120の測定時の位置決め精度の公差寸法の倍以上の寸法に形成する。したがって、コンタクトプローブ50をスルーホール120に押し付けたとき、ヘッド54はセルフアライメントされてスルーホール120に対して確実にコンタクトされる。



1

【特許請求の範囲】

【請求項1】 配線基板と配線基板上に配設される表面配線と、配線基板の内面に配設される内面配線と、表面配線と内面配線に接続されるスルーホールとを備え、スルーホールの内径部分をコンタクトプローブのテストパッドに兼用してなる電子回路実装体。

【請求項2】 スルーホールの内径寸法はコンタクトプローブとテストパッドの間の位置決め公差寸法の倍以上の寸法に形成されてなる請求項1記載の電子回路実装体。

【請求項3】 スルーホールは表面配線を介して配線基板に装備される同軸コネクタ用端子に接続されてなる請求項1又は2記載の電子回路実装体。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、複写機やイメージスキャナ、ファクシミリ等に応用される電子回路実装体に関する。

【0002】

【従来の技術】図4は電子回路実装体の表面の一部を示す平面図、図5は図4のA-A矢視図である。配線基板5上には、表面配線10が印刷されるとともに、基板5を貫通するスルーホール20が設けられる。スルーホール20に隣接する表面配線22は表面実装タイプの同軸コネクタ用端子30に連結される。基板5の表面には、テストパッド28が配設され、スルーホール20との間は表面配線26で連結される。スルーホール20には、例えば基板の内面に配設される内面配線24が連結される。スルーホール20の内径寸法は、例えば0.3mm程度である。

【0003】図5は同軸コネクタ用端子30の断面形状を示し、端子30は環状の凹部31を有し、中央部には一方の電極となる信号入力用のピン34が立設される。凹部31の周壁部には他方の電極（例えばグランド側）32が配設される。図6は、この同軸コネクタ用端子30上にレセプタクル40がとりつけられ、ケーブルアセンブリプラグ42を介して同軸ケーブル44が旋回自在に実装されている状態を示している。

【0004】

【発明が解決しようとする課題】以上のような構成を有する電子回路実装体1にあって、例えば同軸コネクタ用端子30の電極ピン34の配線状態をテストする場合等は、コンタクトプローブ本体50の先端部に凹部形状のヘッド52を設け、このプローブをピン34の頂部に押し付けてコンタクトをとる手段が用いられる。しかしながら、コンタクトプローブ50のピン34に対する位置決め精度が悪いと、プローブ50がグランド側電極32側と接触してしまい、ショートを生ずる危険性がある。そこで、図7に示すように表面配線部にテスト用のパッド28を設け、このパッド28に先端部54Aが針状の

2

ヘッド54を有するコンタクトプローブ50を押し付けてコンタクトをとっていた。

【0005】テストパッド28は、例えば一辺が0.6mmの長さをもつ正方形の平面形状を有し、その周囲は絶縁体12で覆われる。このパッド28は、製造過程において、表面がわずかに凸に隆起する隆起部28Aをもつ。プローブ50の位置決め精度の公差をプラス、マイナス0.3mm程度と仮定すると、プローブ50のヘッド54の先端部がパッド28の表面から外れるおそれが発生し、パッド28の表面の隆起部28Aは、プローブのヘッド54を逃がす方向に作用する。また、基板5の表面上にテストパッド28を配設するために、他の表面配線10に、このテストパッド28を迂回するための折曲部10Aを設ける必要が生じ、配線の複雑化の原因ともなっていた。

【0006】

【課題を解決するための手段】すなわち、本発明は、テストパッドをテストパッド位置公差の倍以上のスルーホールとすることによる配線基板の配線面積の縮小、セルフアライメントを利用したテスト時の精度向上を特徴とするものである。

【0007】

【作用】本発明によれば、配線基板と前記基板上に実装物を有し、前記配線基板表面より信号線を取り出す電子回路実装体においての配線の引き回しと同化したテスト用パッドの作り込みが可能となり、テストピンのセルフアライメントが可能となる。

【0008】

【実施例】図1は本発明の実施例に係る電子回路実装体の要部の平面図、図2は断面斜視図である。全体を符号100で示す電子回路実装体は、基板105の表面に表面配線110を有し、要部にスルーホール120が設けられる。スルーホール120は、基板表面のランド121と基板裏面のランド128をシリンダ部126で連結する構造を有し、表面配線122を介して同軸コネクタ用端子130に接続される。同軸コネクタ用端子130は図5に示したものと同様の断面構造を有し、図6に示した同軸コネクタがとりつけられる。

【0009】スルーホール120には内部配線124等も接続される。本電子回路実装体100に装備されるスルーホール120は、シリンダ部126の内径寸法D1は例えば0.6mmの寸法を有し、従来のスルーホールの内径寸法0.3mmに比べて約2倍の大きさとなる。

【0010】図3は、このスルーホール120を利用して、配線テスト用のプローブをコンタクトした状態を示す。スルーホール120の上面は絶縁体140で覆われる。先端部54Aが針状のヘッド54をとりつけたプローブ本体50をスルーホール120に向けて押圧すると、ヘッド54はスルーホール120のシリンダ部126内に突入し、ヘッド54とスルーホール120は電気

3

的にコンタクトする。

【0011】いま、スルーホール120に体するプローブ本体50の相対的な位置決め精度をプラス、マイナス0.3mmと仮定すると、プローブ50のヘッド54の先端部54Aは、常にスルーホール120のシリンダ126の内側に位置決めされることになる。ヘッド54はスプリング等により押圧力が作用するので、ヘッド54の中心位置は、その作用により、常にスルーホール120の中心位置に修正されることとなる。したがって、プローブヘッド54は常にスルーホール120に対して確

実にコンタクトすることができ、正確なテストを実行することができる。したがって、本電子回路実装体にあつては、スルーホールがテストパッドを兼ねることになる。

【0012】
【発明の効果】本発明の電子回路実装体によれば、引き回し用配線とは個別のテスト用パッドを作り込む必要がなくなり、このことにより配線基板の配線面積が縮小する。またスルーホールをテストパッドとすることによるセルフアライメントを利用したテスト時のコンタクト

プローブ接触不良が減少する。さらにコンタクトプローブ*

4

*接触が点接触から辺接触となるためコンタクト抵抗が減少し測定精度が向上する。また実施例では位置公差±0.3mmとして倍の直径寸法が0.6mmのスルーホールをテストパッドとしたが、位置公差の精度によりスルーホールの径は縮小可能である。

【図面の簡単な説明】

【図1】 本発明の電子回路実装体の表面配線図。

【図2】 本発明の電子回路実装体の断面斜視図。

【図3】 本発明の電子回路実装体のテスト時のスルーホール部の断面図。

【図4】 従来の電子回路実装体の表面配線図。

【図5】 図4のA-A断面図。

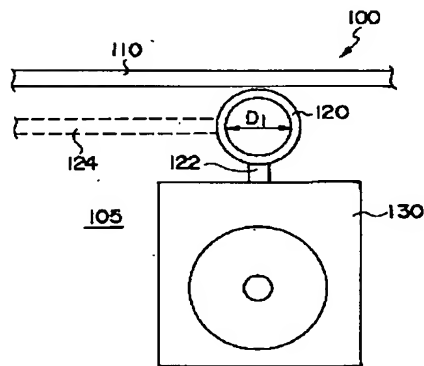
【図6】 同軸コネクタの実装図。

【図7】 従来のテストパッド部の説明図。

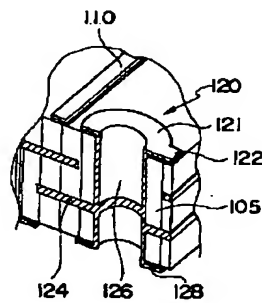
【符号の説明】

50 プローブ、 54 ヘッド、 100 電子回路実装体、 105 配線基板、 110 表面配線、 120 テストパッド兼用スルーホール、 121 表面ランド、 124 内面配線、 126 シリンダ、 130 同軸コネクタ用端子、 140 絶縁体。

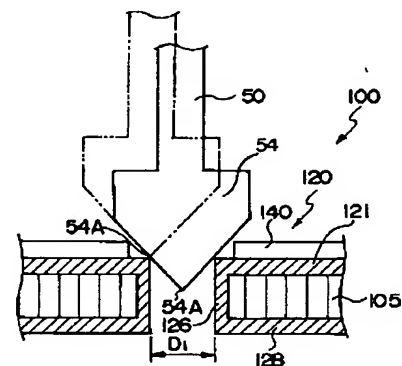
【図1】



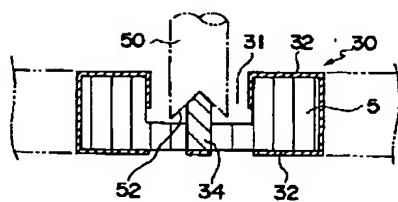
【図2】



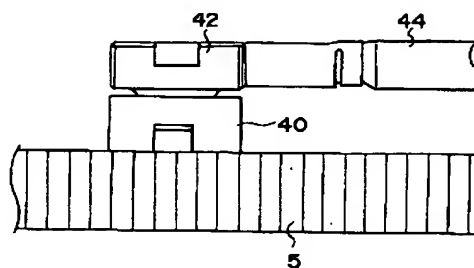
【図3】



【図5】



【図6】



【図 7】

